



(12) 发明专利

(10) 授权公告号 CN 102075085 B

(45) 授权公告日 2013. 02. 06

(21) 申请号 200910238761. X

(22) 申请日 2009. 11. 24

(73) 专利权人 中国科学院微电子研究所  
地址 100029 北京市朝阳区北土城西路 3 号

(72) 发明人 陈勇 周玉梅 陈铖颖

(74) 专利代理机构 中科专利商标代理有限责任  
公司 11021

代理人 周国城

(51) Int. Cl.

H02M 3/07(2006. 01)

(56) 对比文件

CN 2859925 Y, 2007. 01. 17,

US 6924704 B2, 2005. 08. 02,

JP 特开平 10-190455 A, 1998. 07. 21,

张涛等. 锁相环中高性能电荷泵的设计. 《微  
电子学与计算机》. 2004, 第 21 卷 (第 10 期),

Jae-Shin Lee et al. Charge pump with  
perfect current matching characteristics  
in phase-locked loops. 《ELECTRONICS  
LETTERS》. 2000, 第 36 卷 (第 23 期),

审查员 梁雪峰

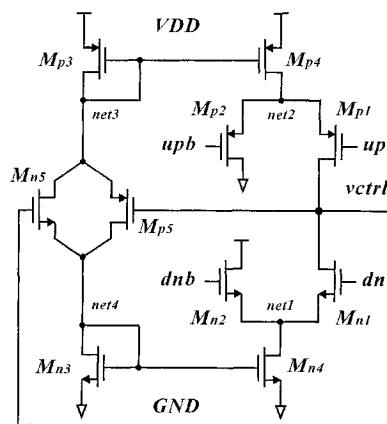
权利要求书 2 页 说明书 5 页 附图 5 页

(54) 发明名称

一种用于锁相环的自跟踪电流型电荷泵

(57) 摘要

本发明公开了一种用于锁相环的自跟踪电流型电荷泵,包括:一上拉电路,包括一个 PMOS 上拉开关晶体管,用于接收 PFD 输出的控制命令信号;一个 PMOS 电流镜,用于提供充电电流;一个 PMOS 开关晶体管,用于上拉开关晶体管关闭时提供放电路径;一下拉电路,包括一个 NMOS 下拉开关晶体管,用于接收 PFD 输出的控制命令信号;一个 NMOS 电流镜,用于提供放电电流;一个 NMOS 开关晶体管,用于下拉开关晶体管关闭时提供充电电路径;一反馈控制电路,包括一个 PMOS 晶体管和—个 NMOS 晶体管,用于动态控制充放电电流大小。本发明提出的自跟踪电流型电荷泵实现了非常量电流,充电电流和放电电流动态跟踪匹配,结构简单,易于实现。



1. 一种用于锁相环的自跟踪电流型电荷泵,其特征在于,包括:

一上拉电路,包括一个PMOS上拉开关晶体管,用于接收PFD输出的控制命令信号;一个PMOS电流镜,用于提供充电电流;一个PMOS开关晶体管,用于上拉开关晶体管关闭时提供放电路径;

一下拉电路,包括一个NMOS下拉开关晶体管,用于接收PFD输出的控制命令信号;一个NMOS电流镜,用于提供放电电流;一个NMOS开关晶体管,用于下拉开关晶体管关闭时提供充电路径;以及

一反馈控制电路,包括一个PMOS晶体管和—个NMOS晶体管,用于动态控制充放电电流大小;

其中,所述反馈控制电路包括:

PMOS晶体管Mp5,该PMOS晶体管Mp5的栅极接端点vctrl,漏极接端点net4,源极和衬底接端点net3;以及

NMOS晶体管Mn5,该NMOS晶体管Mn5的栅极接端点vctrl,漏极接端点net3,源极接端点net4,衬底接地电压GND。

2. 如权利要求1所述的用于锁相环的自跟踪电流型电荷泵,其特征在于,所述上拉电路包括:

PMOS上拉开关晶体管Mp1,该PMOS上拉开关晶体管Mp1的栅极接输入端up,漏极接端点vctrl,源极和衬底接端点net2;

PMOS晶体管Mp3,该PMOS晶体管Mp3的栅极接端点net3,漏极接端点net3,源极和衬底接电源电压VDD;

PMOS晶体管Mp4,该PMOS晶体管Mp4的栅极接端点net3,漏极接端点net2,源极和衬底接电源电压VDD;以及

PMOS开关晶体管,该PMOS开关晶体管的栅极接输入端upb,漏极接地电压GND,源极和衬底接端点net2。

3. 如权利要求1所述的用于锁相环的自跟踪电流型电荷泵,其特征在于,所述下拉电路包括:

NMOS下拉开关晶体管Mn1,该NMOS下拉开关晶体管Mn1的栅极接输入端dn,漏极接端点vctrl,源极接端点net1,衬底接地电压GND;

NMOS晶体管Mn3,该NMOS晶体管Mn3的栅极接端点net4,漏极接端点net4,源极和衬底接地电压GND;

NMOS晶体管Mn4,该NMOS晶体管Mn4的栅极接端点net4,漏极接端点net1,源极和衬底接地电压GND;以及

NMOS开关晶体管,该NMOS开关晶体管的栅极接输入端dnb,漏极接电源电压VDD,源极接端点net1,衬底接地电压GND。

4. 如权利要求1所述的用于锁相环的自跟踪电流型电荷泵,其特征在于,所述PMOS电流镜、NMOS电流镜和反馈控制电路构成动态自跟踪电流型电荷泵的核心部分,实现非常量电流,并且动态匹配。

5. 如权利要求1所述的用于锁相环的自跟踪电流型电荷泵,其特征在于,该电荷泵是一种自偏置电荷泵,不需要外加偏置电流,而是通过反馈控制单元控制偏置电流,并且产生

随电荷泵输出电压变化的动态电流。

## 一种用于锁相环的自跟踪电流型电荷泵

### 技术领域

[0001] 本发明涉及模拟集成电路设计技术领域,尤其涉及一种用于锁相环的自跟踪电流型电荷泵,可应用于电荷泵锁相环(Charge Pump Phase-Locking Loop CPPLL)中。

### 背景技术

[0002] 锁相环(PLL)电路是有 H. de Bellescize 于 1932 年最早提出的,因为其优异的多样性已经在电子学和通信领域中获得广泛的应用。一个重要的应用实例,锁相环可以被用来产生其频率是可编程的输出信号,该频率等于一个固定输入频率的有理分式倍数。这种基于锁相环的频率综合器广泛地应用在无线终端产品中。锁相环的多样性也使其应用到数字系统中,用于时钟信号的恢复和时钟信号的产生。

[0003] 图 1 是一种典型的电荷泵锁相环电路,其中包括了鉴相鉴频器(PFD)、电荷泵(CP)、环路滤波器(LF)和压控振荡器(VCO),通常会包括一个分频器( $1/N$ )以使锁相环具有频率综合的功能。整数分频比  $N$  使得锁相环输出和输入信号之间频率关系为:  $F_{out} = F_{ref} * N$ 。其中鉴相鉴频器用来比较输入参考时钟  $F_{ref}$  和分频器输出时钟  $F_b$  的大小,根据两个输入时钟信号之间相位差产生一个上拉信号或下拉信号用于控制电荷泵的充电支路和放电支路。电荷泵电路根据鉴相鉴频器输出的上拉信号和下拉信号,释放或积累滤波电容上的电荷。环路滤波器把电荷泵输出的脉冲信号转换成直流模拟控制信号。压控振荡器根据直流模拟控制电压的大小调整输出频率,使得通过分频器后的信号频率与输入参考时钟频率很接近。当输出和输入频率足够接近时,鉴相鉴频器就被当作鉴相器,进行相位锁定。当相位差降到零并且电荷泵保持相对的空闲时,环路就锁定了。

[0004] 电流型电荷泵具有快速的暂态响应以及可以避免电流源电流突变的优点,是电荷泵锁相环中关键模块,其性能直接影响锁相环整体性能。电荷泵可分为开关型、电流型和全差分型电荷泵。图 2 给出了一种典型电流型电荷泵结构,由于该电荷泵采用了电流型开关,开关时间大大减小了,因此这种单端电荷泵电路速度比较高。图 3 给出了一种现有技术所公开的电流型电荷泵的实例示意图。该电荷泵主要由三部分组成:电荷泵核心电路,反馈网络和复制偏置电路。电荷泵核心电路是一个差分输入单端输出的结构,轨至轨的单位增益放大器使得  $O_n$  和  $O_p$  保持电位一致,减少电流失配。晶体管 M5-M8 同于减少 UP 和 DOWN 信号对 VCO 控制线上的电荷注入。偏置电路是用于给电荷泵核心电路提供常量偏置电流。

[0005] 目前电荷泵的研究特点:(1) 常量电流,电荷泵的充电电流和放电电流在一定的电荷输出电压范围内保持常量,例如电源电压为 1.8V,电荷泵输出电压范围 0.4-1.4V,如图 4 所示。(2) 结构复杂,传统电荷泵结构需要提供偏置电流、反馈放大器以满足性能要求。

### 发明内容

[0006] (一) 要解决的技术问题

[0007] 有鉴于此,本发明的主要目的在于提出一种用于锁相环的自跟踪电流型电荷泵,以用于电荷泵锁相环中。该单元实现了在 0.4-1.4V 电荷泵输出电压范围内动态的充放电

电流（非常量电流 nonconstant current），并且充放电电流自跟踪匹配以尽可能降低充电电流和放电电流之差。除此之外，该单元结构简单、易实现（不需要外加偏置电路和反馈放大器）。

[0008] （二）技术方案

[0009] 为了解决上述技术问题，本发明采用的技术方案如下：

[0010] 一种用于锁相环的自跟踪电流型电荷泵，包括：

[0011] 一上拉电路，包括一个 PMOS 上拉开关晶体管，用于接收 PFD 输出的控制命令信号；一个 PMOS 电流镜，用于提供充电电流；一个 PMOS 开关晶体管，用于上拉开关晶体管关闭时提供放电路径；

[0012] 一下拉电路，包括一个 NMOS 下拉开关晶体管，用于接收 PFD 输出的控制命令信号；一个 NMOS 电流镜，用于提供放电电流；一个 NMOS 开关晶体管，用于下拉开关晶体管关闭时提供充电路径；以及

[0013] 一反馈控制电路，包括一个 PMOS 晶体管和—个 NMOS 晶体管，用于动态控制充放电电流大小。

[0014] 上述方案中，所述上拉电路包括：

[0015] PMOS 上拉开关晶体管 Mp1，该晶体管的栅极接输入端 up，漏极标记为 vctrl，源极和衬底标记为 net2；

[0016] PMOS 晶体管 Mp3，该晶体管的栅极标记为 net3，漏极接 net3，源极和衬底接电源电压 VDD；

[0017] PMOS 晶体管 Mp4，该晶体管的栅极接 net3，漏极接 net2，源极和衬底接电源电压 VDD；以及

[0018] PMOS 开关晶体管，该晶体管的栅极接输入端 upb，漏极接地电压 GND，源极和衬底接 net2。

[0019] 上述方案中，所述下拉电路包括：

[0020] NMOS 下拉开关晶体管 Mn1，该晶体管的栅极接输入端 dn，漏极接 vctrl，源极标记为 net1，衬底接地电压 GND；

[0021] NMOS 晶体管 Mn3，该晶体管的栅极标记为 net4，漏极接 net4，源极和衬底接地电压 GND；

[0022] NMOS 晶体管 Mn4，该晶体管的栅极接 net4，漏极接 net1，源极和衬底接地电压 GND；以及

[0023] NMOS 开关晶体管，该晶体管的栅极接输入端 دنب，漏极接电源电压 VDD，源极接 net1，衬底接地电压 GND。

[0024] 上述方案中，所述反馈控制电路包括：

[0025] PMOS 晶体管 Mp5，该晶体管的栅极接 vctrl，漏极接 net4，源极和衬底接 net3；以及

[0026] NMOS 晶体管 Mn5，该晶体管的栅极接 vctrl，漏极接 net3，源极接 net4，衬底接地电压 GND。

[0027] 上述方案中，所述 PMOS 电流镜、NMOS 电流镜和反馈控制电路构成动态自跟踪电荷泵的核心部分，实现非常量电流，并且动态匹配。

[0028] 上述方案中,该电荷泵是一种自偏置电荷泵,不需要外加偏置电流,而是通过反馈控制单元控制偏置电流,并且产生随电荷泵输出电压变化的动态电流。

[0029] (三)有益效果

[0030] 从上述技术方案可以看出,本发明具有以下有益效果:

[0031] 1、本发明提供的这种用于锁相环的自跟踪电流型电荷泵,包括上拉电路、下拉电路和反馈控制电路,实现了非常量电流,同时充电电流和放电电流动态跟踪匹配。

[0032] 2、本发明提供的这种用于锁相环的自跟踪电流型电荷泵,是一种自偏置电荷泵,不需要外加偏置电流,而是通过反馈控制单元控制偏置电流,并且产生了随电荷泵输出电压变化的动态电流。

[0033] 3、本发明提供的这种用于锁相环的自跟踪电流型电荷泵,不需要传统电荷泵结构中所用的反馈放大器,进一步降低整体功耗和电路复杂度。

[0034] 4、本发明提供的这种用于锁相环的自跟踪电流型电荷泵,相比传统电荷泵结构使用最少数目的晶体管,结构简单,易于实现。

#### 附图说明

[0035] 通过下述优选实施例结合附图的描述,本发明的上述及其它特征将会变得更加明显,其中:

[0036] 图1是一种典型的电荷泵锁相环电路;

[0037] 图2是一种典型电流型电荷泵结构;

[0038] 图3是一种现有技术所公开的电流型电荷泵的实施例示意图;

[0039] 图4是一种典型电流型电荷泵的充放电电流与输出控制电压的关系曲线;

[0040] 图5是本发明提供的用于锁相环的自跟踪源极电流型电荷泵的实施例示意图;

[0041] 图6是本发明实施例的充放电电流与输出控制电压的关系曲线。

#### 具体实施方式

[0042] 为使本发明的目的、技术方案和优点更加清楚明白,以下结合具体实施例,并参照附图,对本发明进一步详细说明。

[0043] 图5是本发明提供的用于锁相环的自跟踪电流型电荷泵的一种实施例的示意图。该实施例采用CMOS工艺实现。具体的电路描述如下:

[0044] 一种用于锁相环的自跟踪电流型电荷泵,包括:

[0045] 一上拉电路,包括一个PMOS上拉开关晶体管,用于接收PFD输出的控制命令信号;一个PMOS电流镜,用于提供充电电流;一个PMOS开关晶体管,用于上拉开关晶体管关闭时提供放电路径;

[0046] 一下拉电路,包括一个NMOS下拉开关晶体管,用于接收PFD输出的控制命令信号;一个NMOS电流镜,用于提供放电电流;一个NMOS开关晶体管,用于下拉开关晶体管关闭时提供充电路径;以及

[0047] 一反馈控制电路,包括一个PMOS晶体管和—个NMOS晶体管,用于动态控制充放电电流大小。

[0048] 上述方案中,所述上拉电路包括:

[0049] PMOS 上拉开关晶体管 Mp1, 该晶体管的栅极接输入端 up, 漏极标记为 vctrl, 源极和衬底标记为 net2;

[0050] PMOS 晶体管 Mp3, 该晶体管的栅极标记为 net3, 漏极接 net3, 源极和衬底接电源电压 VDD;

[0051] PMOS 晶体管 Mp4, 该晶体管的栅极接 net3, 漏极接 net2, 源极和衬底接电源电压 VDD; 以及

[0052] PMOS 开关晶体管, 该晶体管的栅极接输入端 upb, 漏极接地电压 GND, 源极和衬底接 net2。

[0053] 上述方案中, 所述下拉电路包括:

[0054] NMOS 下拉开关晶体管 Mn1, 该晶体管的栅极接输入端 dn, 漏极接 vctrl, 源极标记为 net1, 衬底接地电压 GND;

[0055] NMOS 晶体管 Mn3, 该晶体管的栅极标记为 net4, 漏极接 net4, 源极和衬底接地电压 GND;

[0056] NMOS 晶体管 Mn4, 该晶体管的栅极接 net4, 漏极接 net1, 源极和衬底接地电压 GND; 以及

[0057] NMOS 开关晶体管, 该晶体管的栅极接输入端 دنب, 漏极接电源电压 VDD, 源极接 net1, 衬底接地电压 GND。

[0058] 上述方案中, 所述反馈控制电路包括:

[0059] PMOS 晶体管 Mp5, 该晶体管的栅极接 vctrl, 漏极接 net4, 源极和衬底接 net3; 以及

[0060] NMOS 晶体管 Mn5, 该晶体管的栅极接 vctrl, 漏极接 net3, 源极接 net4, 衬底接地电压 GND。

[0061] 为了更加详细的说明本发明提出的用于锁相环的自跟踪电流型电荷泵技术特点, 接下来以自跟踪电流型电荷泵为例给出仿真分析。采用 SMIC(中芯国际集成电路制造有限公司)的 CMOS 0.18  $\mu\text{m}$  混合信号工艺仿真图 5 中的实施例, up 设置为 0V, upb 设置为 1.8V, dn 设置为 1.8V, دنب 设置为 0V。图 6 中描述的曲线是图 5 中自跟踪源极电流型电荷泵的充电电流 (charge current) 和放电电流 (discharge current) 与电荷泵输出电压的关系曲线, 该曲线图的垂直坐标轴和水平坐标轴分别表示以安培 (A) 为单位的充放电电流和以伏特 (V) 为单位的电荷泵输出电压。从该曲线可以分析:

[0062] 1)、0 ~ 0.3V, Mn5 始终处于截止区, Mp5 处于线性区, Mn4 从深度线性区向饱和区转变, 放电电流升高。由于 Mp5 的源极跟随作用, 随着 vctrl 电压升高, net3 电压升高, 使得充电电流降低。这个过程中 Mp3-Mp5-Mn3 形成直流通路。

[0063] 2)、0.4 ~ 0.9V, Mn5 处于截止区, PMOS 电流镜和 NMOS 电流镜都处于饱和区, 由于 Mp5 的源极跟随作用, 随着 vctrl 电压升高, net3 电压升高, 使得 Mp3-Mp5-Mn3 形成直流通路的电流减小, 由于 PMOS 电流镜和 NMOS 电流镜的电流镜像作用 (电流镜像比例相同), 使得充电电流和放电电流等同降低。

[0064] 3)、0.9V 附近, 反馈控制电路中两个晶体管都进入饱和区, 在这个区间当 Mp3 的栅极电压最高 (相应 Mn3 的栅极电压最低) 时, 充电电流和放电电流最小。

[0065] 4)、0.9 ~ 1.5V, Mp5 处于截止区, PMOS 电流镜和 NMOS 电流镜都处于饱和区, 由于

Mn5 的源极跟随作用,随着 vctrl 电压升高,net4 电压升高,使得 Mp3-Mp5-Mn3 形成直流通路的电流增加,由于 PMOS 电流镜和 NMOS 电流镜的电流镜像作用(电流镜像比例相同),使得充电电流和放电电流等同升高。

[0066] 5)、1.5 ~ 1.8V, Mp5 始终处于截止区, Mn5 处于线性区, Mp4 从饱和区向深度线性区转变,放电电流降低。由于 Mn5 的源极跟随作用,随着 vctrl 电压升高, net3 电压升高,使得充电电流升高。这个过程中 Mp3-Mn5-Mn3 形成直流通路。

[0067] 通过上述分析,充分验证了本发明提出的自跟踪源极电流电荷泵的技术特点。

[0068] 以上所述的具体实施例,对本发明的目的、技术方案和有益效果进行了进一步详细说明,所应理解的是,以上所述仅为本发明的具体实施例而已,并不用于限制本发明,凡在本发明的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。





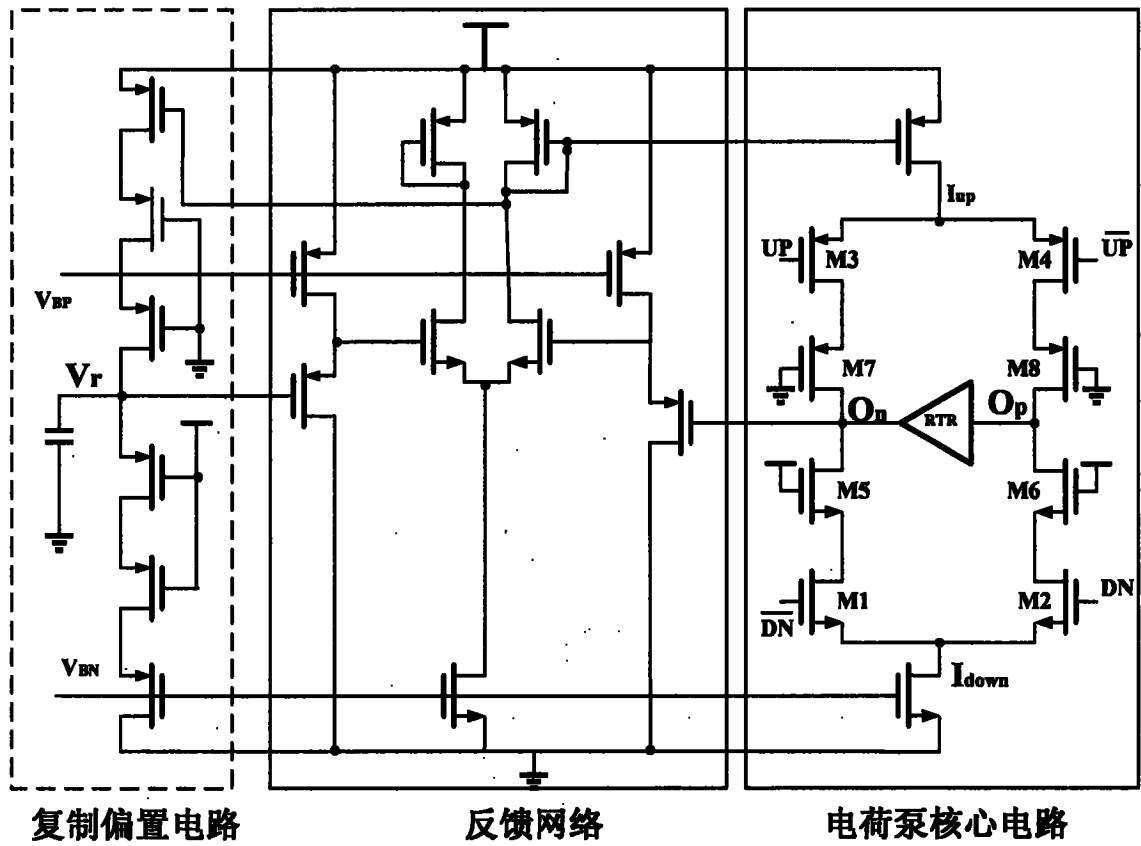


图 3

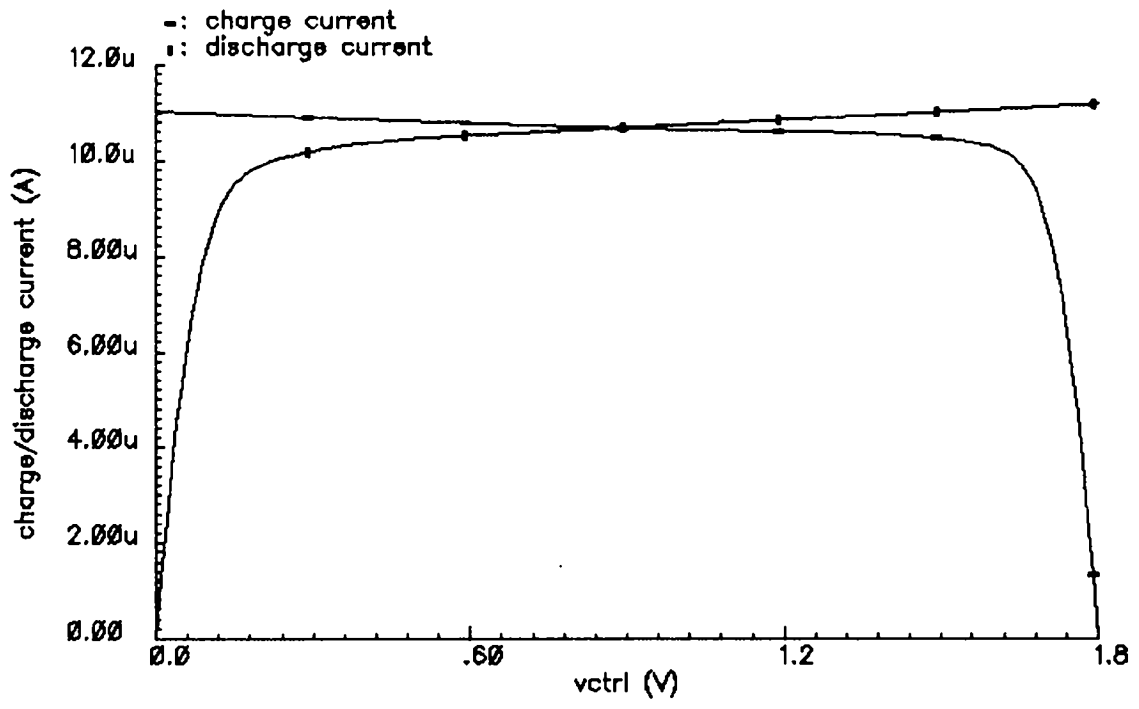


图 4



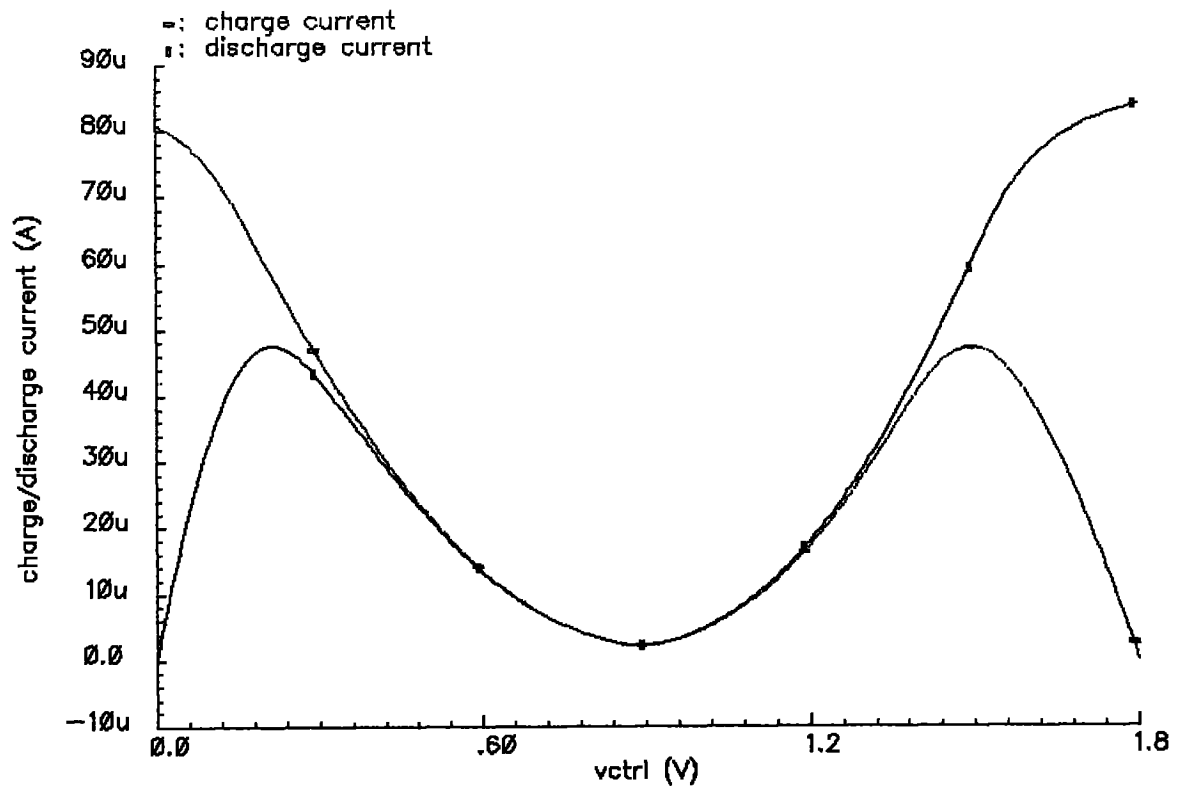


图 6