



(12) 发明专利

(10) 授权公告号 CN 102158193 B

(45) 授权公告日 2013. 07. 24

(21) 申请号 201110101166. 9

审查员 崔岩

(22) 申请日 2011. 04. 21

(73) 专利权人 清华大学

地址 100084 北京市海淀区清华园 1 号

(72) 发明人 陈勇 杨佳乐 张莉 王燕 钱鹤

(74) 专利代理机构 北京清亦华知识产权代理事务  
所(普通合伙) 11201

代理人 廖元秋

(51) Int. Cl.

H03H 7/12(2006. 01)

(56) 对比文件

US 5499300 A, 1996. 03. 12, 全文.

US 6137370 A, 2000. 10. 24, 全文.

CN 101777880 A, 2010. 07. 14, 全文.

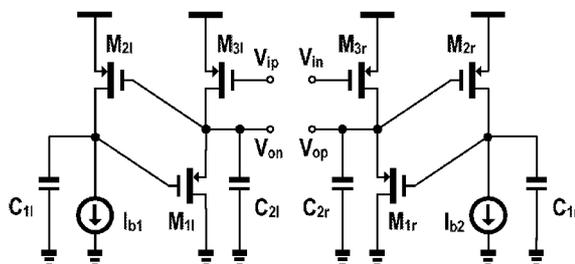
权利要求书1页 说明书4页 附图2页

(54) 发明名称

一种基于负反馈的二阶带通滤波器

(57) 摘要

本发明涉及一种基于负反馈的二阶带通滤波器,属于模拟滤波器设计领域。采用 PMOS 管或 NMOS 管实现,该二阶带通滤波器包括第一 NMOS 管  $M_{3l}$ 、第二 NMOS 管  $M_{3r}$ 、第三 NMOS 管  $M_{2l}$ 、第四 NMOS 管  $M_{2r}$ 、第五 NMOS 管  $M_{1l}$ 、第六 NMOS 管  $M_{1r}$ 、第一电容  $C_{1l}$ 、第二电容  $C_{2l}$ 、第三电容  $C_{2r}$ 、第四电容  $C_{1r}$ 、第一电流源  $I_{b1}$  和第二电流源  $I_{b2}$ ;本发明基于负反馈技术,不需要共模反馈电路,有效地降低功耗;仅仅使用了八个晶体管实现一个双二阶单元,要实现四阶带通滤波器仅需要十六个晶体管,结构对称简单,易于设计,有效地降低了带通滤波器电路结构的复杂度;还可以通过控制第一 PMOS 管和第二 PMOS 管与第五 PMOS 管和第六 PMOS 管的跨导比例来调整通带增益。



1. 一种负反馈的二阶带通滤波器,其特征在于,采用 PMOS 管实现,该二阶带通滤波器包括第一 PMOS 管 ( $M_{31}$ )、第二 PMOS 管 ( $M_{3r}$ )、第三 PMOS 管 ( $M_{21}$ )、第四 PMOS 管 ( $M_{2r}$ )、第五 PMOS 管 ( $M_{11}$ )、第六 PMOS 管 ( $M_{1r}$ )、第一电容 ( $C_{11}$ )、第二电容 ( $C_{21}$ )、第三电容 ( $C_{2r}$ )、第四电容 ( $C_{1r}$ )、第一电流源 ( $I_{b1}$ ) 和第二电流源 ( $I_{b2}$ );其中,第一 PMOS 管 ( $M_{31}$ ) 的漏极接输出节点的负端 ( $V_{on}$ ),第一 PMOS 管 ( $M_{31}$ ) 的栅极接输入节点的正端 ( $V_{ip}$ ),第一 PMOS 管 ( $M_{31}$ ) 的源极接电源电压 (VDD);第二 PMOS 管 ( $M_{3r}$ ) 的漏极接输出节点的正端 ( $V_{op}$ ),第二 PMOS 管 ( $M_{3r}$ ) 的栅极接输入节点的负端 ( $V_{in}$ ),第二 PMOS 管 ( $M_{3r}$ ) 的源极接电源电压 (VDD);第三 PMOS 管 ( $M_{21}$ ) 的栅极接输出节点的负端 ( $V_{on}$ ),第三 PMOS 管 ( $M_{21}$ ) 的源极接电源电压 (VDD);第四 PMOS 管 ( $M_{2r}$ ) 的栅极接输出节点的正端 ( $V_{op}$ ),第四 PMOS 管 ( $M_{2r}$ ) 的源极接电源电压 (VDD);第五 PMOS 管 ( $M_{11}$ ) 的漏极接地电压 (GND),第五 PMOS 管 ( $M_{11}$ ) 的源极接输出节点的负端 ( $V_{on}$ );第六 PMOS 管 ( $M_{1r}$ ) 的漏极接地电压 (GND),第六 PMOS 管 ( $M_{1r}$ ) 的源极接输出节点的正端 ( $V_{op}$ );第一电容 ( $C_{11}$ ) 的负极接地电压 (GND);第二电容 ( $C_{21}$ ) 的正极接输出节点的负端 ( $V_{on}$ ),第二电容 ( $C_{21}$ ) 的负极接地电压 (GND);第三电容 ( $C_{2r}$ ) 的正极接输出节点的正端 ( $V_{op}$ ),第三电容 ( $C_{2r}$ ) 的负极接地电压 (GND);第四电容 ( $C_{1r}$ ) 的负极接地电压 (GND);第一电流源 ( $I_{b1}$ ) 的正极、第三 PMOS 管 ( $M_{21}$ ) 的漏极、第五 PMOS 管 ( $M_{11}$ ) 的栅极和第一电容 ( $C_{11}$ ) 的正极连接在一起,第一电流源 ( $I_{b1}$ ) 的负极接地电压 (GND);第二电流源 ( $I_{b2}$ ) 的正极、第四 PMOS 管 ( $M_{2r}$ ) 的漏极、第六 PMOS 管 ( $M_{1r}$ ) 的栅极和第二电容 ( $C_{21}$ ) 的正极连接在一起,第二电流源 ( $I_{b2}$ ) 的负极接地电压 (GND)。

2. 一种负反馈的二阶带通滤波器,其特征在于,采用 NMOS 管实现,该二阶带通滤波器包括第一 NMOS 管 ( $M_{31}$ )、第二 NMOS 管 ( $M_{3r}$ )、第三 NMOS 管 ( $M_{21}$ )、第四 NMOS 管 ( $M_{2r}$ )、第五 NMOS 管 ( $M_{11}$ )、第六 NMOS 管 ( $M_{1r}$ )、第一电容 ( $C_{11}$ )、第二电容 ( $C_{21}$ )、第三电容 ( $C_{2r}$ )、第四电容 ( $C_{1r}$ )、第一电流源 ( $I_{b1}$ ) 和第二电流源 ( $I_{b2}$ );其中,第一 NMOS 管 ( $M_{31}$ ) 的漏极接输出节点的负端 ( $V_{on}$ ),第一 NMOS 管 ( $M_{31}$ ) 的栅极接输入节点的正端 ( $V_{ip}$ ),第一 NMOS 管 ( $M_{31}$ ) 的源极接地电压 (GND);第二 NMOS 管 ( $M_{3r}$ ) 的漏极接输出节点的正端 ( $V_{op}$ ),第二 NMOS 管 ( $M_{3r}$ ) 的栅极接输入节点的负端 ( $V_{in}$ ),第二 NMOS 管 ( $M_{3r}$ ) 的源极接地电压 (GND);第三 NMOS 管 ( $M_{21}$ ) 的栅极接输出节点的负端 ( $V_{on}$ ),第三 NMOS 管 ( $M_{21}$ ) 的源极接地电压 (GND);第四 NMOS 管 ( $M_{2r}$ ) 的栅极接输出节点的正端 ( $V_{op}$ ),第四 NMOS 管 ( $M_{2r}$ ) 的源极接地电压 (GND);第五 NMOS 管 ( $M_{11}$ ) 的漏极接电源电压 (VDD),第五 NMOS 管 ( $M_{11}$ ) 的源极接输出节点的负端 ( $V_{on}$ );第六 NMOS 管 ( $M_{1r}$ ) 的漏极接电源电压 (VDD),第六 NMOS 管 ( $M_{1r}$ ) 的源极接输出节点的正端 ( $V_{op}$ );第一电容 ( $C_{11}$ ) 的负极接电源电压 (VDD);第二电容 ( $C_{21}$ ) 的正极接输出节点的负端 ( $V_{on}$ ),第二电容 ( $C_{21}$ ) 的负极接电源电压 (VDD);第三电容 ( $C_{2r}$ ) 的正极接输出节点的正端 ( $V_{op}$ ),第三电容 ( $C_{2r}$ ) 的负极接电源电压 (VDD);第四电容 ( $C_{1r}$ ) 的负极接电源电压 (VDD);第一电流源 ( $I_{b1}$ ) 的正极、第三 NMOS 管 ( $M_{21}$ ) 的漏极、第五 NMOS 管 ( $M_{11}$ ) 的栅极和第一电容 ( $C_{11}$ ) 的正极连接在一起,第一电流源 ( $I_{b1}$ ) 的负极接电源电压 (VDD);第二电流源 ( $I_{b2}$ ) 的正极、第四 NMOS 管 ( $M_{2r}$ ) 的漏极、第六 NMOS 管 ( $M_{1r}$ ) 的栅极和第二电容 ( $C_{21}$ ) 的正极连接在一起,第二电流源 ( $I_{b2}$ ) 的负极接电源电压 (VDD)。

## 一种基于负反馈的二阶带通滤波器

### 技术领域

[0001] 本发明属于模拟滤波器技术领域,特别是一种基于负反馈的二阶带通滤波器。

### 背景技术

[0002] 通常,二阶带通滤波器(带通双二阶单元)传输函数如下:

$$[0003] \quad H(s) = \frac{K \frac{\omega_0}{Q_0} s}{s^2 + \frac{\omega_0}{Q_0} s + \omega_0^2} \quad (1)$$

[0004] 公式(1)中可知二阶带通滤波器要有复数极点,因此要求一个晶体管级双二阶单元中要有可以综合复数极点的电路结构。

[0005] 在实际应用中,对高阶滤波器的需求更多。通常二阶带通滤波器主要应用在采用级联法设计高阶低通滤波器中。有关有源滤波器的级联法和电感替代法设计高阶滤波器相关知识可参考 Deliyannis, T., Sun, Y., and Fidler, J., K.: 'Continuous-Time Active Filter Design' Boca Raton, FL :CRC, 1999。

[0006] 在传统超外差接收机在第一次变频之后要通过一级带通滤波器实现选频,通常采用片外声表面波滤波器(SAW filter),硬件代价很大。目前集成电路朝着片上全集成(System on Chip)方向发展,由片上全集成带通滤波器取代片外声表面波滤波器。Le-Thai 在参考文献《Ha Le-Thai, Huy-Hieu Nguyen, Hoai-Nam Nguyen, Hong-Soon Cho, Jeong-Seon Lee, and Sang-Gug Lee, "An IF Bandpass Filter Based on a Low Distortion Transconductor," IEEE Journal of Solid-State Circuits, pp. 2250-2261, Nov. 2010》中描述了一种四阶带通滤波器,共由七个跨导单元组成,而每一个跨导单元如图 1 所示,包括 16 个晶体管组成的主电路、4 个晶体管组成的抵消主电路输出节点阻抗的对称负阻抗电路和 8 个晶体管组成的共模反馈电路。存在的主要问题是:(1) 需要共模反馈电路;(2) 晶体管数量之多,电路复杂。

### 发明内容

[0007] 本发明的目的是为克服已有技术的不足之处,提出一种基于负反馈的二阶带通滤波器,可在不增加共模反馈电路的情况下,有效降低滤波器单元的功耗。

[0008] 为实现上述目的,本发明提供了一种负反馈的二阶带通滤波器,其特征在于,采用 PMOS 管实现,该二阶带通滤波器包括第一 PMOS 管  $M_{31}$ 、第二 PMOS 管  $M_{3r}$ 、第三 PMOS 管  $M_{21}$ 、第四 PMOS 管  $M_{2r}$ 、第五 PMOS 管  $M_{11}$ 、第六 PMOS 管  $M_{1r}$ 、第一电容  $C_{11}$ 、第二电容  $C_{21}$ 、第三电容  $C_{2r}$ 、第四电容  $C_{1r}$ 、第一电流源  $I_{b1}$  和第二电流源  $I_{b2}$ ;其中,第一 PMOS 管  $M_{31}$  的漏极接输出节点的负端  $V_{op}$ ,第一 PMOS 管  $M_{31}$  的栅极接输入节点的正端  $V_{ip}$ ,第一 PMOS 管  $M_{31}$  的源极接电源电压  $VDD$ ;第二 PMOS 管  $M_{3r}$  的漏极接输出节点的正端  $V_{op}$ ,第二 PMOS 管  $M_{3r}$  的栅极接输入节点的负端  $V_{in}$ ,第二 PMOS 管  $M_{3r}$  的源极接电源电压  $VDD$ ;第三 PMOS 管  $M_{21}$  的栅极接输出节点的负端

$V_{on}$ , 第三 PMOS 管  $M_{21}$  的源极接电源电压 VDD ; 第四 PMOS 管  $M_{2r}$  的栅极接输出节点的正端  $V_{op}$ , 第四 PMOS 管  $M_{2r}$  的源极接电源电压 VDD ; 第五 PMOS 管  $M_{11}$  的漏极接地电压 GND, 第五 PMOS 管  $M_{11}$  的源极接输出节点的负端  $V_{on}$ ; 第六 PMOS 管  $M_{1r}$  的漏极接地电压 GND, 第六 PMOS 管  $M_{1r}$  的源极接输出节点的正端  $V_{op}$ ; 第一电容  $C_{11}$  的负极接地电压 GND ; 第二电容  $C_{21}$  的正极接输出节点的负端  $V_{on}$ , 第二电容  $C_{21}$  的负极接地电压 GND ; 第三电容  $C_{2r}$  的正极接输出节点的正端  $V_{op}$ , 第三电容  $C_{2r}$  的负极接地电压 GND ; 第四电容  $C_{1r}$  的负极接地电压 GND ; 第一电流源  $I_{b1}$  的正极、第三 PMOS 管  $M_{21}$  的漏极、第五 PMOS 管  $M_{11}$  的栅极和第一电容  $C_{11}$  的正极连接在一起, 第一电流源  $I_{b1}$  的负极接地电压 GND ; 第二电流源  $I_{b2}$  的正极、第四 PMOS 管  $M_{2r}$  的漏极、第六 PMOS 管  $M_{1r}$  的栅极和第二电容  $C_{21}$  的正极连接在一起, 第二电流源  $I_{b2}$  的负极接地电压 GND。

[0009] 本发明还提出了另一种负反馈的二阶带通滤波器, 其特征在于, 采用 NMOS 管实现, 该二阶带通滤波器包括第一 NMOS 管  $M_{31}$ 、第二 NMOS 管  $M_{3r}$ 、第三 NMOS 管  $M_{21}$ 、第四 NMOS 管  $M_{2r}$ 、第五 NMOS 管  $M_{11}$ 、第六 NMOS 管  $M_{1r}$ 、第一电容  $C_{11}$ 、第二电容  $C_{21}$ 、第三电容  $C_{2r}$ 、第四电容  $C_{1r}$ 、第一电流源  $I_{b1}$  和第二电流源  $I_{b2}$ ; 其中, 第一 NMOS 管  $M_{31}$  的漏极接输出节点的负端  $V_{op}$ , 第一 NMOS 管  $M_{31}$  的栅极接输入节点的正端  $V_{ip}$ , 第一 NMOS 管  $M_{31}$  的源极接地电压 GND ; 第二 NMOS 管  $M_{3r}$  的漏极接输出节点的正端  $V_{op}$ , 第二 NMOS 管  $M_{3r}$  的栅极接输入节点的负端  $V_{in}$ , 第二 NMOS 管  $M_{3r}$  的源极接地电压 GND ; 第三 NMOS 管  $M_{21}$  的栅极接输出节点的负端  $V_{on}$ , 第三 NMOS 管  $M_{21}$  的源极接地电压 GND ; 第四 NMOS 管  $M_{2r}$  的栅极接输出节点的正端  $V_{op}$ , 第四 NMOS 管  $M_{2r}$  的源极接地电压 GND ; 第五 NMOS 管  $M_{11}$  的漏极接电源电压 VDD, 第五 NMOS 管  $M_{11}$  的源极接输出节点的负端  $V_{on}$ ; 第六 NMOS 管  $M_{1r}$  的漏极接电源电压 VDD, 第六 NMOS 管  $M_{1r}$  的源极接输出节点的正端  $V_{op}$ ; 第一电容  $C_{11}$  的负极接电源电压 VDD ; 第二电容  $C_{21}$  的正极接输出节点的负端  $V_{on}$ , 第二电容  $C_{21}$  的负极接电源电压 VDD ; 第三电容  $C_{2r}$  的正极接输出节点的正端  $V_{op}$ , 第三电容  $C_{2r}$  的负极接电源电压 VDD ; 第四电容  $C_{1r}$  的负极接电源电压 VDD ; 第一电流源  $I_{b1}$  的正极、第三 NMOS 管  $M_{21}$  的漏极、第五 NMOS 管  $M_{11}$  的栅极和第一电容  $C_{11}$  的正极连接在一起, 第一电流源  $I_{b1}$  的负极接电源电压 VDD ; 第二电流源  $I_{b2}$  的正极、第四 NMOS 管  $M_{2r}$  的漏极、第六 NMOS 管  $M_{1r}$  的栅极和第二电容  $C_{21}$  的正极连接在一起, 第二电流源  $I_{b2}$  的负极接电源电压 VDD。

[0010] 本发明的特点及效果 :

[0011] 本发明基于负反馈技术, 不需要共模反馈电路, 有效地降低功耗 ; 仅仅使用了八个晶体管实现一个双二阶单元, 要实现四阶带通滤波器仅需要十六个晶体管, 结构对称简单, 易于设计, 有效地降低了带通滤波器电路结构的复杂度。

[0012] 本发明还可以进一步控制第一 PMOS 管和第二 PMOS 管与第五 PMOS 管和第六 PMOS 管的跨导比例来调整通带增益。

## 附图说明

[0013] 图 1 是已有的带通滤波器中跨导单元的示意图 ;

[0014] 图 2 是本发明提出的一种基于负反馈的二阶带通滤波器的示意图 ;

[0015] 图 3 是本发明提出的一种基于负反馈的二阶带通滤波器的示意图 ;

[0016] 图 4 是本发明提出的 4 阶有源带通滤波器的幅度传输曲线。

## 具体实施方式

[0017] 本发明的负反馈的二阶带通滤波器结合附图及实施例详细说明如下：

[0018] 本发明提出的一种负反馈的二阶带通滤波器，如图 2 所示，其特征在于，采用 PMOS 管实现，该二阶带通滤波器包括第一 PMOS 管  $M_{3l}$ 、第二 PMOS 管  $M_{3r}$ 、第三 PMOS 管  $M_{2l}$ 、第四 PMOS 管  $M_{2r}$ 、第五 PMOS 管  $M_{1l}$ 、第六 PMOS 管  $M_{1r}$ 、第一电容  $C_{1l}$ 、第二电容  $C_{2l}$ 、第三电容  $C_{2r}$ 、第四电容  $C_{1r}$ 、第一电流源  $I_{b1}$  和第二电流源  $I_{b2}$ ；其中，第一 PMOS 管  $M_{3l}$  的漏极接输出节点的负端  $V_{op}$ ，第一 PMOS 管  $M_{3l}$  的栅极接输入节点的正端  $V_{ip}$ ，第一 PMOS 管  $M_{3l}$  的源极接电源电压 VDD；第二 PMOS 管  $M_{3r}$  的漏极接输出节点的正端  $V_{op}$ ，第二 PMOS 管  $M_{3r}$  的栅极接输入节点的负端  $V_{in}$ ，第二 PMOS 管  $M_{3r}$  的源极接电源电压 VDD；第三 PMOS 管  $M_{2l}$  的栅极接输出节点的负端  $V_{on}$ ，第三 PMOS 管  $M_{2l}$  的源极接电源电压 VDD；第四 PMOS 管  $M_{2r}$  的栅极接输出节点的正端  $V_{op}$ ，第四 PMOS 管  $M_{2r}$  的源极接电源电压 VDD；第五 PMOS 管  $M_{1l}$  的漏极接地电压 GND，第五 PMOS 管  $M_{1l}$  的源极接输出节点的负端  $V_{on}$ ；第六 PMOS 管  $M_{1r}$  的漏极接地电压 GND，第六 PMOS 管  $M_{1r}$  的源极接输出节点的正端  $V_{op}$ ；第一电容  $C_{1l}$  的负极接地电压 GND；第二电容  $C_{2l}$  的正极接输出节点的负端  $V_{on}$ ，第二电容  $C_{2l}$  的负极接地电压 GND；第三电容  $C_{2r}$  的正极接输出节点的正端  $V_{op}$ ，第三电容  $C_{2r}$  的负极接地电压 GND；第四电容  $C_{1r}$  的负极接地电压 GND；第一电流源  $I_{b1}$  的正极、第三 PMOS 管  $M_{2l}$  的漏极、第五 PMOS 管  $M_{1l}$  的栅极和第一电容  $C_{1l}$  的正极连接在一起，第一电流源  $I_{b1}$  的负极接地电压 GND；第二电流源  $I_{b2}$  的正极、第四 PMOS 管  $M_{2r}$  的漏极、第六 PMOS 管  $M_{1r}$  的栅极和第二电容  $C_{2l}$  的正极连接在一起，第二电流源  $I_{b2}$  的负极接地电压 GND。

[0019] 本发明提出的另一种负反馈的二阶带通滤波器如图 3 所示，其特征在于，采用 NMOS 管实现，该二阶带通滤波器包括第一 NMOS 管  $M_{3l}$ 、第二 NMOS 管  $M_{3r}$ 、第三 NMOS 管  $M_{2l}$ 、第四 NMOS 管  $M_{2r}$ 、第五 NMOS 管  $M_{1l}$ 、第六 NMOS 管  $M_{1r}$ 、第一电容  $C_{1l}$ 、第二电容  $C_{2l}$ 、第三电容  $C_{2r}$ 、第四电容  $C_{1r}$ 、第一电流源  $I_{b1}$  和第二电流源  $I_{b2}$ ；其中，第一 NMOS 管  $M_{3l}$  的漏极接输出节点的负端  $V_{op}$ ，第一 NMOS 管  $M_{3l}$  的栅极接输入节点的正端  $V_{ip}$ ，第一 NMOS 管  $M_{3l}$  的源极接地电压 GND；第二 NMOS 管  $M_{3r}$  的漏极接输出节点的正端  $V_{op}$ ，第二 NMOS 管  $M_{3r}$  的栅极接输入节点的负端  $V_{in}$ ，第二 NMOS 管  $M_{3r}$  的源极接地电压 GND；第三 NMOS 管  $M_{2l}$  的栅极接输出节点的负端  $V_{on}$ ，第三 NMOS 管  $M_{2l}$  的源极接地电压 GND；第四 NMOS 管  $M_{2r}$  的栅极接输出节点的正端  $V_{op}$ ，第四 NMOS 管  $M_{2r}$  的源极接地电压 GND；第五 NMOS 管  $M_{1l}$  的漏极接电源电压 VDD，第五 NMOS 管  $M_{1l}$  的源极接输出节点的负端  $V_{on}$ ；第六 NMOS 管  $M_{1r}$  的漏极接电源电压 VDD，第六 NMOS 管  $M_{1r}$  的源极接输出节点的正端  $V_{op}$ ；第一电容  $C_{1l}$  的负极接电源电压 VDD；第二电容  $C_{2l}$  的正极接输出节点的负端  $V_{on}$ ，第二电容  $C_{2l}$  的负极接电源电压 VDD；第三电容  $C_{2r}$  的正极接输出节点的正端  $V_{op}$ ，第三电容  $C_{2r}$  的负极接电源电压 VDD；第四电容  $C_{1r}$  的负极接电源电压 VDD；第一电流源  $I_{b1}$  的正极、第三 NMOS 管  $M_{2l}$  的漏极、第五 NMOS 管  $M_{1l}$  的栅极和第一电容  $C_{1l}$  的正极连接在一起，第一电流源  $I_{b1}$  的负极接电源电压 VDD；第二电流源  $I_{b2}$  的正极、第四 NMOS 管  $M_{2r}$  的漏极、第六 NMOS 管  $M_{1r}$  的栅极和第二电容  $C_{2l}$  的正极连接在一起，第二电流源  $I_{b2}$  的负极接电源电压 VDD。

[0020] 为了更加详细地说明本发明实施例提供的双二阶单元可以实现带通滤波器，进行如下定量分析。如图 2 所示，假如忽略输出跨导及晶体管的寄生电容，并且设 PMOS 管  $M_{3l}$  和  $M_{3r}$  的跨导为  $g_{m3}$ ，设 PMOS 管  $M_{2l}$  和  $M_{2r}$  的跨导为  $g_{m2}$ ，设 PMOS 管  $M_{1l}$  和  $M_{1r}$  的跨导为  $g_{m1}$ ，电容  $C_{1l}$  和  $C_{1r}$  的电容值为  $C_1$ ，电容  $C_{2l}$  和  $C_{2r}$  的电容值为  $C_2$ ，由此可以得到滤波器的 S 域传输函数（即变量为  $s$  的函数  $H(s)$ ）：

$$[0021] \quad H(s) = \frac{g_{m3}}{g_{m1}} \frac{s \frac{g_{m1}}{C_2}}{s^2 + s \frac{g_{m1}}{C_2} + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (2)$$

[0022] 由上式 (2) 可以得到滤波器的特性参数, 包括极点特征角频率  $\omega_0$ 、品质因数  $Q$  和中心频率处增益  $K$ , 其中  $f_0$  为极点特征频率:

$$[0023] \quad \omega_0 = 2\pi f_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (3)$$

$$[0024] \quad Q = \sqrt{\frac{C_1}{C_2} \frac{g_{m1}}{g_{m2}}} \quad (4)$$

$$[0025] \quad K = \frac{g_{m3}}{g_{m1}} \quad (5)$$

[0026] 将图 2 所示的二阶带通滤波器和图 3 所示的二阶带通滤波器级联组成四阶带通滤波器, 采用 CMOS 90nm 混合信号工艺进行仿真, 以验证本发明的正确性。四阶带通滤波器实现四阶巴特沃斯型滤波器的传输函数曲线图, 如图 4 所示, 该曲线图的垂直纵坐标轴和水平坐标轴分别表示以分贝 (dB) 为单位的幅度特性和相应的频率 (MHz)。从该曲线可以得知: (1) 实现了带通滤波器特性, 中心频率为 100MHz, 四阶带通滤波器在带外 10 倍频处衰减 40dB; (2) 从公式 (5) 中可以知道图 2 中实现的二阶带通滤波器的通带增益为 9.5dB。由图 5 曲线可以看出, 实际电路仿真结果与 MATLAB 建模的滤波特性相差小, 低频电路仿真出现的上翘是由电路中非理想因素造成的。

[0027] 本发明是基于负反馈技术, 不需要共模反馈电路, 有效地降低功耗; 仅仅使用了八个晶体管实现一个双二阶单元, 要实现四阶带通滤波器仅需要十六个晶体管, 结构对称简单, 易于设计, 有效地降低了带通滤波器电路结构的复杂度。

[0028] 本发明还可以通过控制第一 PMOS 管和第二 PMOS 管与第五 PMOS 管和第六 PMOS 管的跨导比例来调整通带增益。

[0029] 以上所述的具体实施例, 对本发明的目的、技术方案和有益效果进行了进一步详细说明, 所应理解的是, 以上所述仅为本发明的具体实施例而已, 并不用于限制本发明, 凡在本发明的精神和原则之内, 所做的任何修改、等同替换、改进等, 均应包含在本发明的保护范围之内。

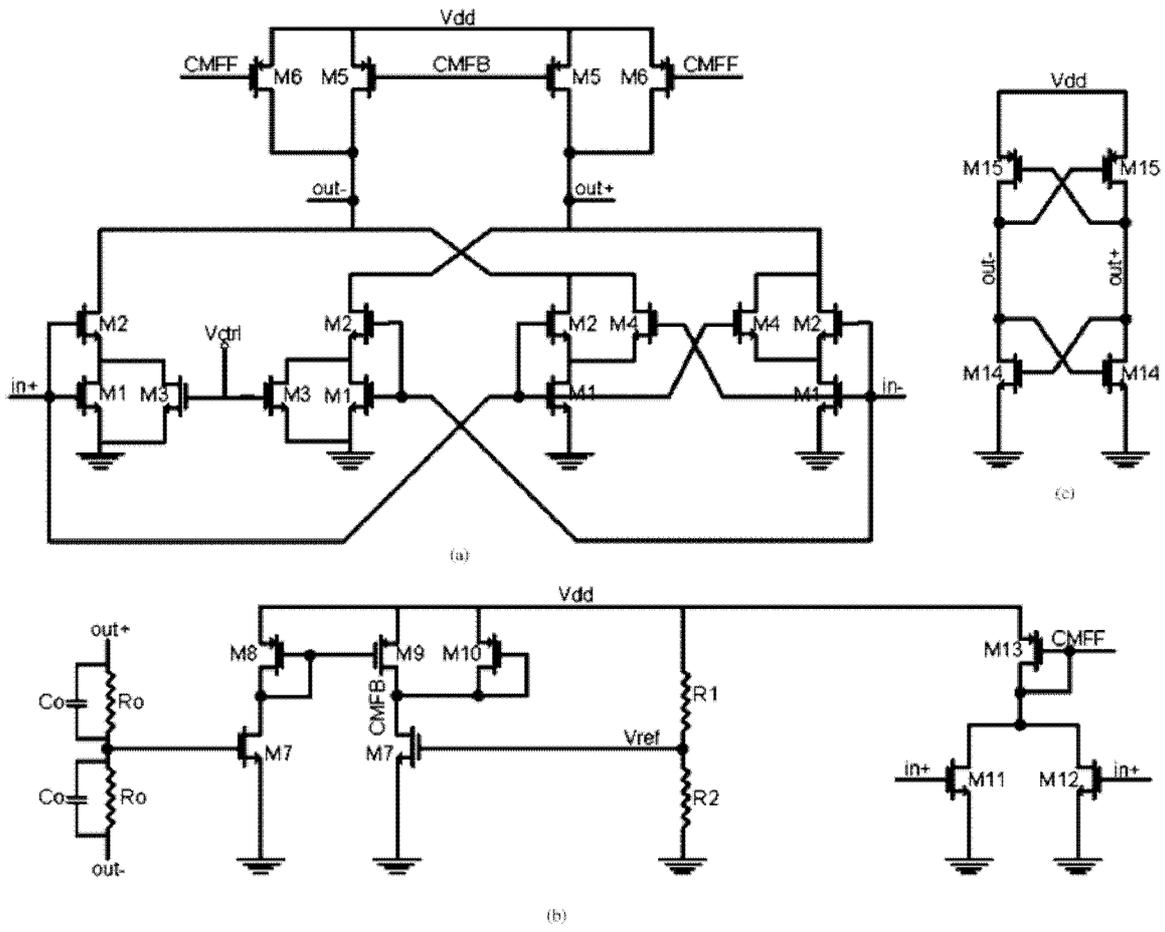


图 1

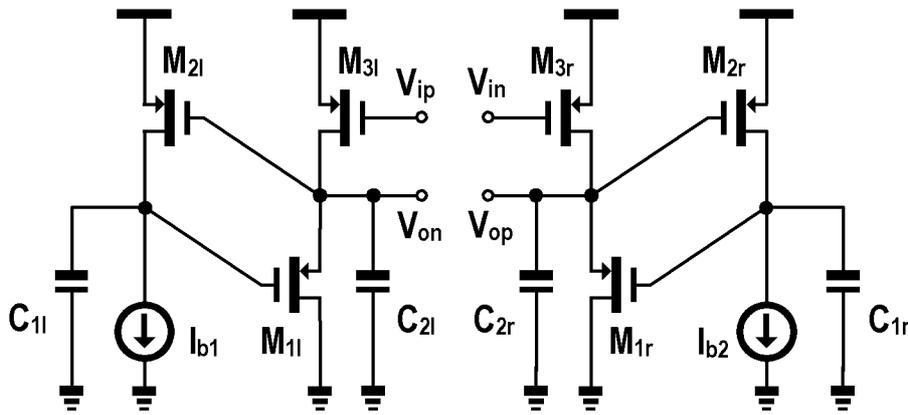


图 2

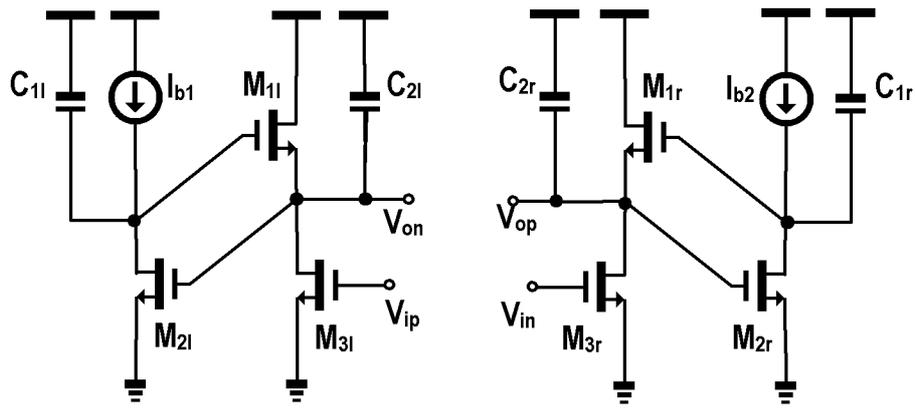


图 3

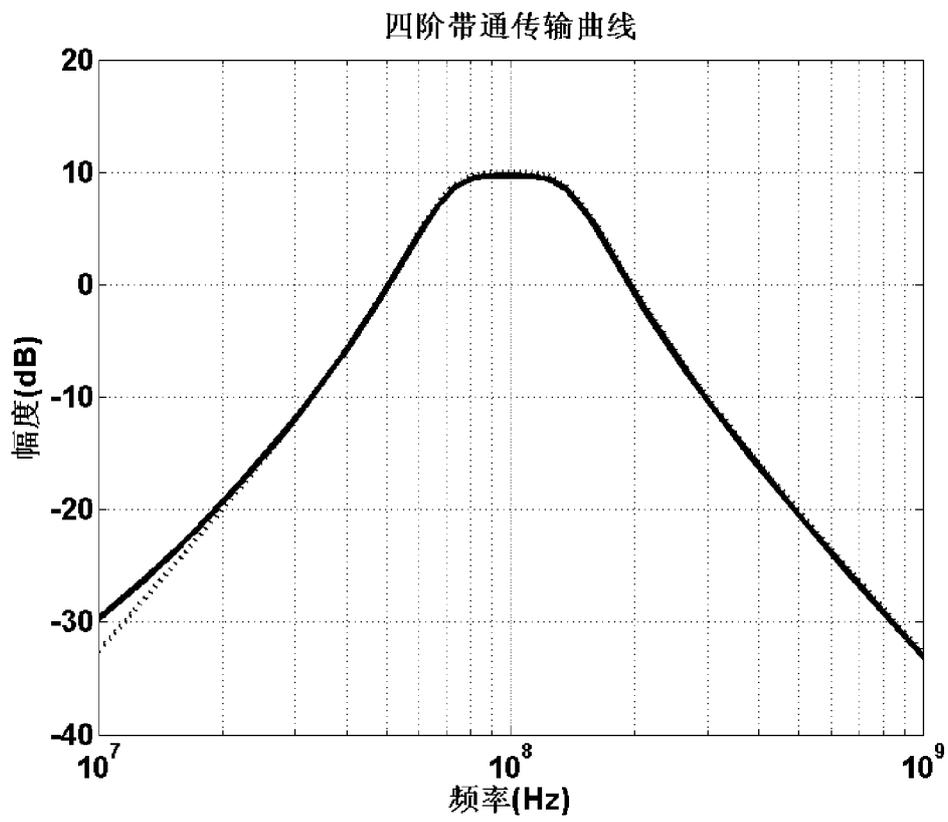


图 4